

Як архітектура NOC вирішує проблеми проєктування мікроконтролерів

Енді Найтінгейл (Andy Nightingale), Arteris

В статті мова йде про впровадження розробниками мікроконтролерів архітектури NOC¹, яка забезпечує структурований підхід до передавання даних, знижує навантаження та оптимізує енергоефективність мікроконтролерів.

Мікроконтролери (MCU) зазнали помітної трансформації, перетворившись з базових контролерів у спеціалізовані обчислювальні блоки, які здатні вирішувати все складніші завдання. Колишні вони обмежувалися простим виконанням команд, тепер вони підтримують різноманітні функції, що вимагають швидкого прийняття рішень, підвищеної безпеки та низького енергоспоживання.

Їх роль розширилася у всіх галузях — від керування складними системами промислової автоматизації до підтримки критично важливих для безпеки транспортних засобів та енергоефективних операцій в підключених пристроях.

Оскільки мікроконтролери виконують все більше робочих навантажень, традиційні шинні з'єднання, яких колись було достатньо, тепер обмежують продуктивність і масштабованість. Додавання прискорювачів штучного інтелекту (ШІ), технології машинного навчання, реконфігурованої логіки та захищених процесорних елементів вимагає більш досконалої внутрішньої комунікаційної інфраструктури.

Щоб задовольнити ці потреби, розробники впроваджують архітектуру «мережа на кристалі» (*Network on Chip, NOC*), яка забезпечує структурований підхід до передавання даних, знижує навантаження та оптимізує енергоефективність мікроконтролерів. Порівняно з традиційними міжз'єднаннями на основі шин, при використанні архітектури NOC

знижується ймовірність перевантаження маршрутизації внаслідок пакетування й використання послідовних швидкодіючих інтерфейсів, що забезпечує вищу швидкість передавання даних при одночасному скороченні кількості проводів.

Ілюстрація того, як працює ефективне пакетування на транспортному рівні «мережі на кристалі», наведена на рисунку 1.

ВИРОБНИКИ МІКРОКОНТРОЛЕРІВ ВПРОВАДЖУЮТЬ АРХІТЕКТУРУ NOC

Багато виробників мікроконтролерів роками покладалися на власні рішення для міжз'єднань, еволюціонуючи від базових шинних з'єднань до власних реалізацій NOC. Однак збільшення складності проєктування, що включає інтеграцію штучного інтелекту та машинного навчання (AI/ML), підвищені вимоги до безпеки та обробки даних в режимі реального часу, зробила ці рішення занадто дорогими й складними в обслуговуванні.

Ба більше, у міру того, як передові технології пакування та з'єднання між блоками стають все більш поширеними, обслуговування внутрішніх міжблокових з'єднань стає складнішим, вимагаючи постійного оновлення нових протоколів зв'язку та стратегій керування енергоспоживанням.

Щоб вирішити ці проблеми, багато виробників переходять на комерційні рішення NOC, які пропонують попередньо перевірену масштабованість і значно скорочують накладні витрати

на розробку. Для інженера, що розробляє мікроконтролер з керуванням на базі штучного інтелекту, здатність NOC оптимізувати взаємодію між прискорювачами й пам'яттю може істотно вплинути на ефективність системи.

Іншим важливим чинником цього переходу є енергоефективність. На відміну від систем загального призначення на кристалі (SoC), багато мікроконтролерів повинні функціонувати в умовах суворих обмежень енергоспоживання. Вдосконалені архітектури NOC дозволяють керування енергоспоживанням за допомогою поділу на області живлення, керування тактовою частотою і динамічне масштабування напруги та частоти (*Dynamic Voltage and Frequency Scaling, DVFS*), що оптимізує споживання енергії при збереженні можливостей обробки даних в реальному часі.

ОПТИМІЗАЦІЯ ПРОДУКТИВНОСТІ ЗА ДОПОМОГОЮ АРХІТЕКТУРИ NOC

Збільшення кількості різномірних елементів для обробки ставить значні вимоги до архітектури міжз'єднань. Технологія NOC вирішує ці проблеми, пропонуючи масштабовану, високопродуктивну альтернативу, яка дозволяє зменшувати перевантаженість маршрутизації, оптимізує енергоспоживання, і покращує керування потоками даних. NOC забезпечує ефективну пакетну передачу даних, мінімізує кількість проводів і спрощує інтеграцію з різними процесорними ядрами, що дозволяє задовольняти сучасні вимоги до мікроконтролерів.

Ефективною структуруючи передавання даних, NOC усувають вузькі місця міжз'єднань, підвищуючи оперативність реагування і зменшуючи площу кристала. Таким чином, конструкції на основі NOC забезпечують на 30% вищу пропускну здатність у порівнянні з традиційною архітектурою на основі шин,

¹ Network on Chip, NoC або NOC — це методологія проєктування багатоядерних інтегральних схем (багаточипових модулів) для створення систем на кристалі (System On Chip, SoC) як сукупності ядер інтелектуальної власності (Intellectual Property, IP) та підсистеми зв'язку між ними.

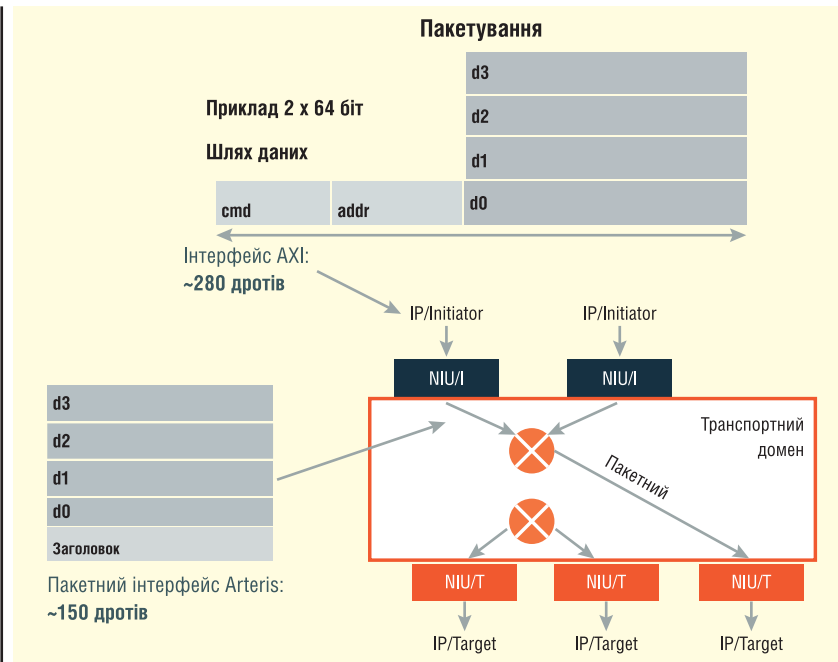


Рис. 1. Транспортний рівень NOC з використанням швидкісного пакетного інтерфейсу Arteris

підвищуючи загальну продуктивність в системах реального часу. Це дозволяє розробникам мікроконтролерів досягати більшої ефективності пропускної здатності й спрощувати інтеграцію, гарантуючи, що мікроконтролери з такою архітектурою можуть адаптуватись до сучасних варіантів застосування на ринках автомобільних, промислових і корпоративних обчислень.

Крім підвищення ефективності між'єднань, архітектури NOC підтримують безліч топологій, таких як комірчасті (Mesh) і деревоподібні конфігурації, для забезпечення зв'язку з низькою затримкою між спеціалізованими процесорними ядрами. Їх масштабована конструкція оптимізує щільність між'єднань, мінімізуючи перевантаження, що дозволяє MCU справлятися з усе складнішими робочими навантаженнями. NOC також підвищують енергоефективність завдяки модульності, динамічному розподілу смуги пропускання і використанню високошвидкісних послідовних інтерфейсів (методом серіалізації), які скорочують кількість проводів.

Завдяки впровадженню удосконалених високошвидкісних послідовних інтерфейсів NOC можуть скоротити кількість з'єднувальних проводів майже на 50%, як показано на рисунку 1, зменшуючи загальну площу кристала та енергоспоживання без шкоди для продуктивності. Ці можливості дозволяють MCU підтримувати високу продуктивність, балансувати між обмеженнями на енергоспоживання та мінімізацією площі кристала, що робить

рішення NOC незамінними для проектів наступного покоління, що потребують обробки у режимі реального часу та ефективного потоку даних.

Крім покращення масштабованості, NOCs підвищують безпеку завдяки функціям, які допомагають досягти відповідності стандартам ISO 26262 та IEC 61508. Вони забезпечують детермінований зв'язок, автоматичне регулювання пропускної здатності й затримки, а також вбудовані механізми запобігання взаємоблокування. Це значно знижує потребу у ручному налаштуванні, забезпечуючи при цьому надійний потік даних в критично важливих для безпеки варіантах застосування.

МІЖЗ'ЄДНАННЯ ДЛЯ МІКРОКОНТРОЛЕРІВ НАСТУПНОГО ПОКОЛІННЯ

Зі зростанням складності робочих навантажень архітектури NOC стали необхідними для керування програмами з високою пропускною здатністю, автоматизацією в реальному часі та програмами, що керуються штучним інтелектом (AI). Крім підвищення ефективності передавання даних, NOCs вирішують завдання керування енергоспоживанням, детермінованого зв'язку та дотримання стандартів функціональної безпеки, що робить їх найважливішим компонентом мікроконтролерів наступного покоління.

Щоб задовольнити зростаючі вимоги до інтеграції, починаючи від прискорення за допомогою штучного інтелекту і закінчуючи жорсткими обмеженнями щодо потужності та надійності, виробники мікроконтролерів переходять до комерційних рішень NOC, які спрощують проектування систем. Автоматизована конвеєризація, маршрутизація з урахуванням переваг навантаження і настроювання структури між'єднань тепер є ключем до зниження складності проектування, забезпечуючи одночасно масштабованість і довгострокову адаптованість.

Сучасні архітектури NOC оптимізують системи синхронізації, мінімізують кількість проводів і зменшують площу кристала, підтримуючи при цьому зв'язок із високою пропускною здатністю та низькою затримкою. NOC пропонують гнучкий підхід, який гарантує, що архітектури наступного покоління зможуть ефективно справлятися з новими робочими навантаженнями та відповідати новим галузевим стандартам. **СН**

НОВИЙ ЧИП ДЕЦЕНТРАЛІЗОВАНОГО ШІ

Дослідники з Мюнхенського технологічного інституту (TUM) у Німеччині створили крихітний чип зі штучним інтелектом, здатний виконувати обчислення у режимі реального часу, подібно до людського мозку, без необхідності підключення до Інтернету та використання хмарних сервісів. Зазначається, що чип, який отримав назву AI Pro, об'єднує блоки пам'яті та обробки інформації у компактній нейроморфній архітектурі, яка імітує процеси виявлення закономірностей та прийняття рішень, подібно до людського мозку.

Розміри чипа не перевищують 1 мм. Пристрій імітує процес обробки інформації людським мозком, дозволяючи штучному інтелекту навчатись та працювати абсолютно автономно. При цьому чип споживає щонайменше у 10 разів менше енергії за аналогічні чипи зі штучним інтелектом.

Прототип AI Pro був створений виробником напівпровідників Global Foundries з Дрездену і вміщує в себе 10 млн транзисторів. І хоча це набагато менше, ніж у топових, високопродуктивних процесорів NVIDIA, які вміщують в себе до 200 млрд транзисторів, AI Pro забезпечує повну конфіденційність даних, високу енергоефективність та потужний ШІ.

www.tum.de