

LDMOS-технологія для радіочастотних підсилювачів потужності

С. Й. К. Х. Теувен (S. J. C. H. Theeuwen), Дж. Х. Куреші (J. H. Qureshi), Ampleon
Переклад та редагування: Роман Горєлков

У статті показано стан LDMOS-технології, яка вже не одне десятиліття є найкращим вибором для радіочастотних підсилювачів потужності. LDMOS-технологія відповідає вимогам для широкого спектра застосувань класу АВ та імпульсних застосувань, таких як базові станції, телерадіомовлення та НВЧ-техніка. Представлені найсучасніші показники продуктивності LDMOS-транзисторів, виміряні на тестовому обладнанні під навантаженням, що досягають величин ефективності стоку на рівні 70% на частоті 2 ГГц при роботі в режимі АВ для корпусованих та безкорпусних (*on-wafer*) виробів. Ще показано результати для декількох варіантів підсилювачів класу АВ та Доєрті, побудованих за цією технологією. Як приклад продемонстровано трисмуговий підсилювач Доєрті, який має ефективність 47% (7.5 dB back-off) на частоті 1.8 ГГц з піковою потужністю 700 Вт і показниками лінійності, не гіршими ніж -65 dBc.

ВСТУП

Близько 20 років тому транзистори на основі LDMOS-технології (бокової дифузії метал-оксид-напівпровідника, *англ. laterally diffused metal-oxide-semiconductor*) були вперше представлені для ринку силових радіочастотних застосувань як заміна біполярних транзисторів для використання на базових станціях [1], [2]. За останні десятиліття радіочастотні характеристики LDMOS-приладів значно покращилися [3], [4]. На сьогодні LDMOS є провідною технологією для широкого спектра силових радіочастотних застосувань, серед яких: базові станції, телерадіомовлення, FM, VHF, UHF, ISM (*industrial, scientific and medical*,) та радіолокація [5], а також розглядається багато нових можливостей, наприклад, радіочастотне освітлення [6] та приготування їжі в мікрохвильовій печі. За останні десятиліття розширився і частотний діапазон роботи LDMOS-технології, охоплюючи діапазон від 1 МГц до 4 ГГц, у тому числі частоти WiMAX [7] та радіолокаторів S-діапазону [8]. Діапазон потужностей LDMOS

охоплює понад три декади — від кількох ват для драйверних пристроїв до кількох тисяч ват для імпульсних застосувань.

Основною рушійною силою розвитку LDMOS-технології була потреба у великій кількості базових станцій, що вимагало постійного вдосконалення, особливо в частині її ефективності. На початку свого існування LDMOS-пристрої працювали у класі АВ в системах з прямим зв'язком, тоді як сьогодні дво- або трисмугові підсилювачі Доєрті в поєднанні з системами цифрового попереднього спотворення (*digital pre-distortion, DPD*) є найсучаснішим рішенням для ефективних базових станцій. DPD забезпечує хороші попередні спотворення при мінімальному зниженні потужності РВО (*power back-off*), в той час як концепція підсилювача Доєрті забезпечує високу ефективність РВО за рахунок зменшення лінійності та коефіцієнта підсилення. LDMOS-технологія дуже добре підходить для підсилювачів DPD і Доєрті [9]: завдяки високому коефіцієнту підсилення (> 20 дБ на 2 ГГц), хорошій ефективності, здатності до DPD, відмінній надійності та низькій вартості.

Напруга живлення для основних застосувань LDMOS-технології, зокрема базових станцій, становить близько 30 В, що дає хороший компроміс між потужністю та ефективністю. Для низькочастотних (500 МГц) підсилювачів і підсилювачів цифрового наземного телебачення є попит на високі рівні потужності. Це стимулювало розробку LDMOS-технології з напругою живлення 50 В [10], [11]. На даний момент на ринку співіснують 30- і 50-В LDMOS-технології, кожна з яких обслуговує свій сегмент застосування.

ТЕХНОЛОГІЯ LDMOS-ПРИСТРОЮ

Схематичний поперечний переріз LDMOS-пристрою показаний на рисунку 1. Відмінність від стандартного CMOS полягає в тому, що LDMOS-транзистор має розширену область стоку для підтримки напруги пробою. 30- [1–4] і 50-В [10–11] технології мають типову напругу пробою 70 і 120 В відповідно, що вимагає довжини розширення стоку 3 і 6 мкм. Товщина епітаксialного шару приблизно дорівнює довжині розширення стоку. Область витоку n+ LDMOS-транзистора з'єднана з тильною стороною через металевий місток, стік p+ та p+ підкладку високої провідності. Електрони рухаються від витоку до стоку, якщо затвор позитивно зміщений, інвертуючи латерально дифузний р-діодний канал. Стік екранований від затвора польовою пластиною, що забезпечує надзвичайно низьку ємність зворотного зв'язку і хороші властивості надійності щодо теплопередачі. Багато «пальців» розміщено паралельно, утворюючи силовий кристал з загальною довжиною «пальців» від 10 до 1 000 мм.

Сучасні LDMOS-пристрої виробляються на CMOS-заводі, що використовує 8-дюймові пластини та інструменти для літографії з можливостями до 0.14 мкм.

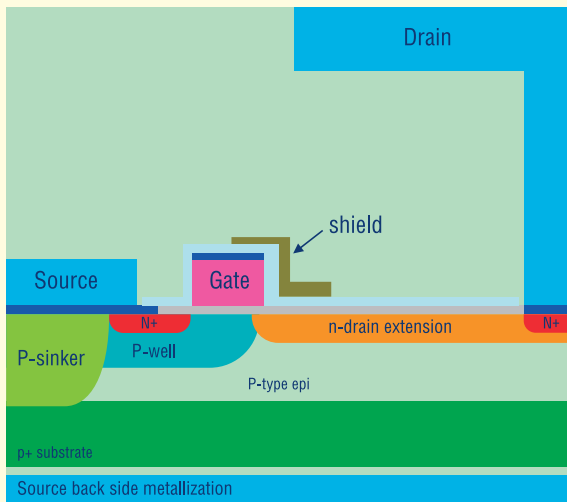


Рис. 1. Схематичне зображення LDMOS-пристрою

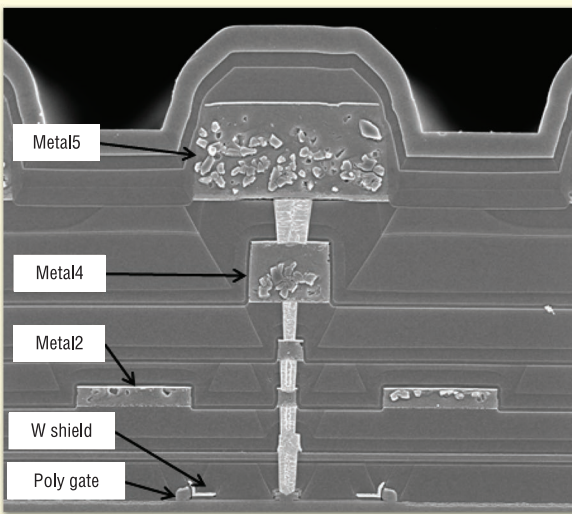


Рис. 2. Фотографія поперечного перерізу LDMOS-транзистора, зроблена за допомогою SEM-спектроскопії. Лінії Metal2 заземлюють всю область витoku

На додаток до CMOS-процесу використовуються занурення витку в підкладку (source sinker to the substrate), металізація зворотного боку та вольфрамові екрани між стоком та затвором. Металізація зворотного боку складається з декількох металевих шарів з товстим верхнім металом. На рисунку 2 показано переріз п'ятишарового AlCu LDMOS-пристрою. Верхні шари Metal4 і Metal5 мають товщину 2 і 3 мкм відповідно. Металізація стоку має грибоподібну форму з широкою верхівкою для оптимального компромісу між надійністю електроміграції та параметрами продуктивності, такими як опір каналу і вихідна ємність.

У нижній частині рисунка 2 видно два полікремнієві затвори, частково вкриті вольфрамовим екраном.

Великий план області затворів показано на рисунку 3. Затвор покрито товстим шаром CoSi_2 для зменшення його опору. Термічний оксид затвора тонкий на стороні витку і поступово утворює більш товстий оксиду на стороні стоку, в результаті чого утворюється перша польова пластина, утворена затвором. Така конструкція дає високий коефіцієнт підсилення і хорошу надійність транзистора. На врізці рисунка 3 пока-

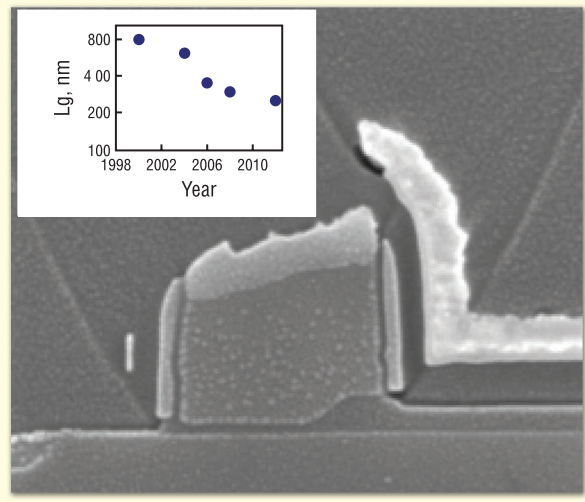


Рис. 3. Фотографія поперечного перерізу області затвора, зроблена за допомогою SEM-спектроскопії. LDMOS-транзистор має полікремнієвий затвор з силіцидом кобальту зверху. Оксид затвора стає товщим у напрямку до стоку затвора, утворюючи першу польову пластину. Екран, підключений до витку, видно з правого боку затвора

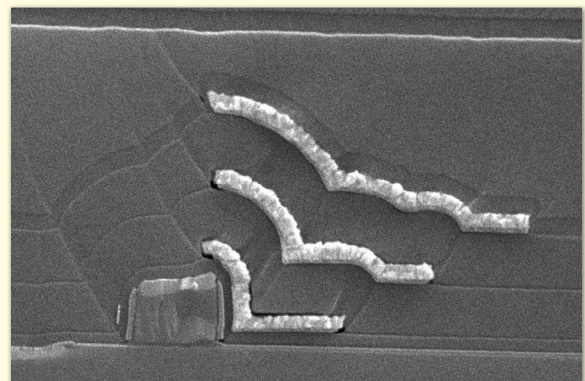


Рис. 4. Фотографія поперечного перерізу екрана 50-В LDMOS, зроблена за допомогою SEM-спектроскопії. Цей екран складається з трьох шарів вольфрамового металу, що утворюють сходинку конструкцію

зана еволюція довжини затвора, яка демонструє зменшення з 800 нм на початку розвитку LDMOS до 250 нм у 2012 році. Зменшення довжини затвора суттєво збільшило коефіцієнт підсилення LDMOS-транзистора [7–8]. Вольфрамова захисна пластина знаходиться в безпосередній близькості до затвора і з'єднана з вихідним металом за допомогою повторюваного металевого з'єднання (не показано). Цей екран не тільки зменшує ємність зворотного зв'язку між затвором і стоком, але й зменшує електричні поля на кінці затвора. Таке підвищення надійності дозволяє збільшити рівень легування стоку, що призводить до підвищення ефективності та густини потужності. У технології 50 В використовується кілька польових пластин. Область затвора 50-В LDMOS з трьома вольфрамовими екранами зображена на рисунку 4. Екрани розташовані у вигляді сходів над областю розширення стоку. Така конструкція екранів зменшує піки електричного поля на стороні затвора стокового розширення, що призводить до майже ідеального постійного поперечного розподілу поля [10].

ВНУТРІШНЯ ЕФЕКТИВНІСТЬ LDMOS

Радіочастотні характеристики 30-В LDMOS

На рисунку 5 показано імпульсні ВЧ-вимірювання, отримані за допомогою установки для накладання навантаження на підкладку для сучасної 30-вольтової LDMOS-технології для діапазону частот від 1 до 4 ГГц. Вимірюваний пристрій має загальну довжину «пальця» затвора (*total gate finger length*) 4.2 мм і зміщений з напругою живлення 28 В і струмом стоку 5 мА/мм периферії затвора для досягнення характеристик класу АВ. Компроміс між ефективністю і потужністю можна побачити, побудувавши граничні контури всіх вимірювань, отриманих при навантаженні пристрою на всі можливі стани опору навантаження. З рисунка 5 видно, що густина потужності 30-В LDMOS становить 1.4 Вт/мм для виміряного діапазону частот. Далі ми покажемо, що ця густина потужності може бути збільшена до 2 Вт/мм для 50-вольтової технології. Максимальна ефективність стоку того ж LDMOS-транзистора становить 72% і майже не зменшується порівняно з частотою до 3 ГГц, де виміряна ефективність стоку 68%. Ця ефективність дуже близька до теоретичної максимальної ефективності класу В, що становить 78.5%. У діапазоні частот від 3 до 4 ГГц ефективність падає до 62% на частоті 4 ГГц. Частотне падіння показано на рисунку 6, де наведена модель втрат,

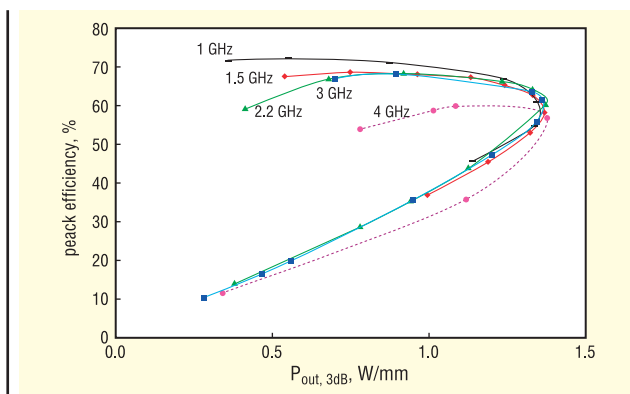


Рис. 5. Залежність максимальної ефективності від вихідної потужності (P3 дБ) для 30-В LDMOS-технології. Вимірювання зроблено для Ampleon останнього 30-В покоління з накладанням навантаження на підкладку. Використовувався імпульсний сигнал з 10% шпаруватістю і тривалістю імпульсів 1 мс

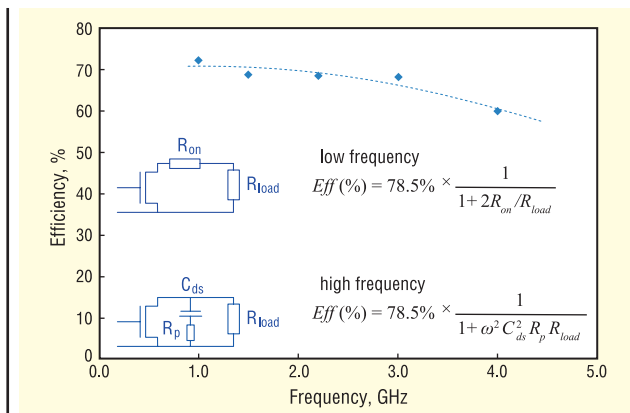


Рис. 6. Залежність ефективності стоку від частоти для 30-В LDMOS. Пунктирною лінією показано модель втрат [4], опис і рівняння якої наведено в нижній частині рисунка

підігнана під зазначену модель [4]. У цій моделі ефективність на низьких частотах обмежується послідовним опором R_{on} LDMOS-транзистора. Опір стокового виводу є основним внеском у цей послідовний опір. Падіння ефективності на високих частотах спричинене втратами через вихідну ємність.

Залежність коефіцієнта підсилення LDMOS-транзистора від частоти показано на рисунку 7. Він слідує за спадом на 6 дБ/октаву, як показано суцільною лінією. Коефіцієнт підсилення на 2 ГГц становить 21 дБ, а на 4 ГГц — 15 дБ.

Радіочастотні характеристики 50-В LDMOS

50-В LDMOS-технологія була розроблена у 2007 році з метою підвищення густини потужності та рівня імпедансу для застосування в широкодіапазонному телерадіомовленні (*broadcast*) та ISM [10], [11]. Гранична потужність для 50-В LDMOS показана на рисунку 8, виміряна методом *load-pulling* на частоті 1 ГГц. Максимальна густина потужності для 50-В LDMOS перевищує 2 Вт/мм. Це збільшення густини потужності з 1.4 Вт/мм для 30-В LDMOS до 2 Вт/мм в основному спричинене збільшенням напруги живлення з 28 до 50 В, тоді як поточні можливості цих технологій є подібними.

Максимальна ефективність стоку також дуже схожа і становить 67% на частоті 1 ГГц. Однак подовження стоку, необхідне для забезпечення пробою на 120 В, приблизно вдвічі довше і збільшує залежну від напруги частину вихідної ємності, що призводить до більших втрат на вищих частотах. Тому ця 50-В LDMOS-технологія поки що знайшла своє застосування в пристроях, які працюють на частотах нижче 1.5 ГГц. Хоча

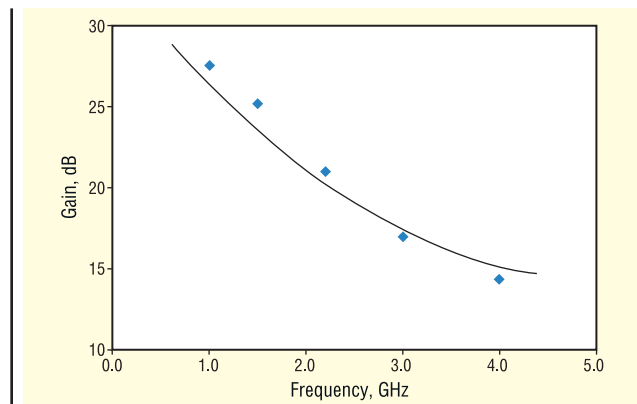


Рис. 7. Частотна залежність коефіцієнта передачі 30-В LDMOS [8]

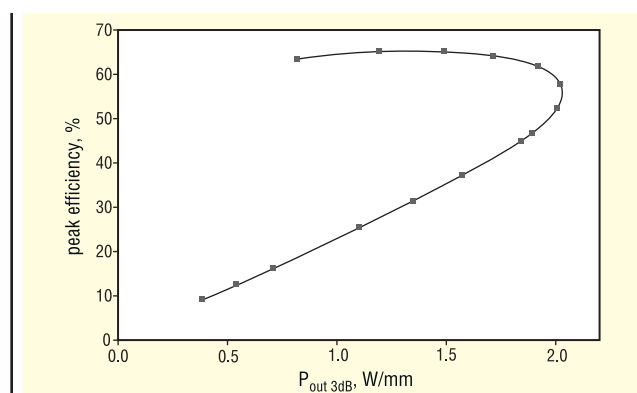


Рис. 8. Межі контуру «ефективність-потужність» для 50-В LDMOS-технології [10]. Вимірювання проводилися на частоті 1 ГГц в режимі *load-pulling* з імпульсним сигналом з 10% шпаруватістю і тривалістю імпульсу 1 мс

можна очікувати подальшого розвитку зменшення втрат, що відкриває можливості для 2-ГГц (Доерті) застосувань.

Еволюція радіочастотних характеристик

У силових приладах LDMOS-транзистори з декількома паралельно з'єднаними «пальцями» монтуються в керамічному або пластиковому корпусі. Фланець евтектично припаюється до тильної сторони витоку, а стік і затвор з'єднуються з виводами за допомогою з'єднувальних проводів. Вхідний і вихідний опір потужного приладу може бути нижче декількох Ом. Високодобротне узгодження вхідного і вихідного сигналів всередині корпусу застосовується для підвищення рівня цього опору. На рисунку 9 показано еволюцію густини потужності на частоті 2.14 ГГц для 150-ватного корпусованого LDMOS-транзистора. Пристрій працює у класі AB зі зміщенням 5 мА/мм і напругою живлення 28 В. Експериментальні дані апроксимовані лінійною залежністю. Дані до 2006 року були опубліковані в [4], інші дані взяті з [19].

За останнє десятиліття густина потужності збільшилася приблизно вдвічі, досягнувши понад 1 Вт/мм для останнього покоління LDMOS-транзисторів. Це було досягнуто в основному за завдяки збільшенню струму, що протікає через LDMOS-транзистор. Густина потужності значно нижча, ніж густина потужності на пластині 1.4 Вт/мм. Еволюція максимальної ефективності стоку за останнє десятиліття показана на рисунку 10. Показано результати для внутрішньо узгодженого 150-ватного пристрою на 2.14 ГГц (що відповідає рисунку 9) і 10-ватного пристрою на 3.6 ГГц, що не має аналогів.

Пікова ефективність у класі AB LDMOS останнього покоління становить майже 70% на частоті 2.14 ГГц, що близько до результатів on-wafer load-pull випробувань на пластині, показаних рніше. На частоті 3.6 ГГц ефективність стоку становить 55%, що нижче, ніж при вимірюванні на підкладці, і вказує на наявність додаткових втрат, пов'язаних з конфігурацією корпусу. Зростання пікової ефективності було досягнуто в основному шляхом зменшення втрат на вихідній ємності, що обговорюється далі.

Еволюція ключових параметрів

Ключовими параметрами для LDMOS є не тільки параметри постійного струму, такі як опір увімкнення і максимальний струм, але також вихідна, вхідна ємності та ємності зворотного зв'язку. Ці ємності є особливо важливими, оскільки вони призводять до частотно-залежної поведінки радіочастотних параметрів; вихідна ємність важлива для частотно-залежних втрат (рис. 6), а також для смуги пропускання підсилювача потужності (ПМ). Зменшення вихідної ємності показано на рисунку 11 для 30- і 50-В LDMOS. Вихідна ємність була нормалізована за потужністю стиснення 3 дБ. Експериментальні дані апроксимовані лінійною залежністю. Дані взято з тестових пристроїв [7–8], [10], [19].

За останнє десятиліття вихідна ємність була зменшена у 2 рази. Це зменшення було досягнуто завдяки зменшенню фізичного розміру ширини стокового контакту і збільшенню густини потужності технології. 50-В LDMOS має набагато меншу вихідну ємність для того ж рівня потужності завдяки вищій густині потужності 50-В приладу. Вхідна ємність підтримується постійною протягом еволюції LDMOS шляхом масштабування товщини оксиду затвора пропорційно довжині затвора. Еволюція ємності зворотного зв'язку 30- і 50-В LDMOS показана на рисунку 12. Ємність була нормалізована за потужністю стиснення 3 дБ. Експериментальні дані апроксимовані лінійною залежністю. Дані взято з внутрішніх оціночних

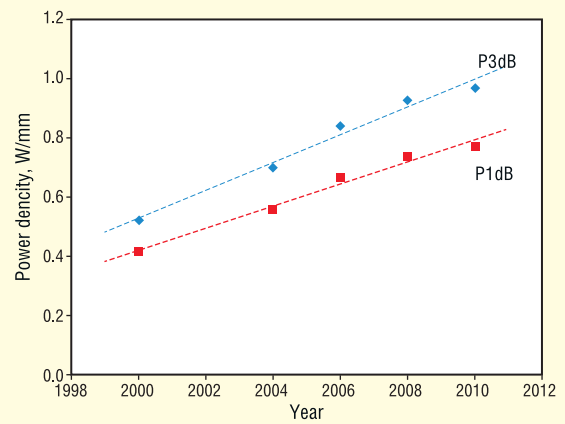


Рис. 9. Еволюція густини потужності для 30-В LDMOS. Потужність при стисненні з коефіцієнтом підсилення 3 дБ (P_{3dB}) і стисненні з коефіцієнтом підсилення 1 дБ (P_{1dB}) наведено для пристрою потужністю 150 Вт на частоті 2.14 ГГц.

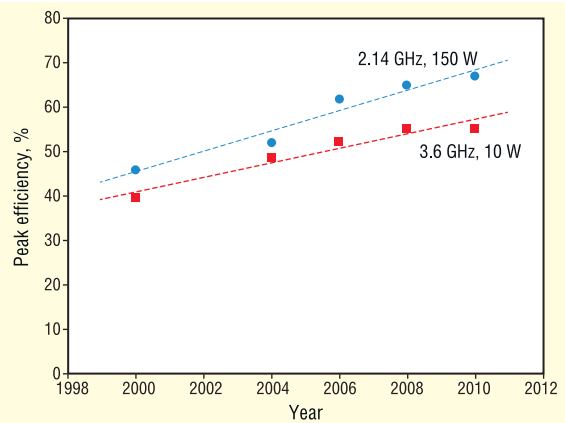


Рис. 10. Еволюція ефективності стоку для 30-В LDMOS. Ефективність зросла до 67% на частоті 2.14 ГГц для пристрою потужністю 150 Вт і до 55% на частоті 3.6 ГГц для пристрою потужністю 10 Вт. Експериментальні дані апроксимовані лінійною залежністю. Дані з [4], [8] і [19]

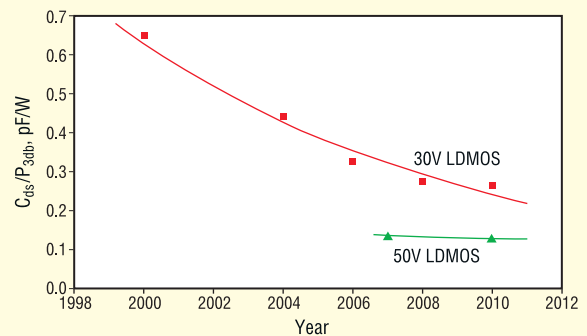


Рис. 11. Еволюція вихідної ємності (C_{ds}) для 30- і 50-В LDMOS для $V_g = 0$ В і V_d , що дорівнює напрузі живлення, виміряної на частоті 1 МГц

пристроїв [7–8], [10], [19]. Як і для еволюції вихідної ємності, спостерігається тенденція до значного зменшення. Ємність зворотного зв'язку в LDMOS мала порівняно з вихідною ємністю: значення C_{gd} зазвичай становить 7% від значення C_{ds} . Разом з еволюцією вихідної ємності та ємності зворотного зв'язку покращився і опір увімкнення. Опір увімкнення новіт-

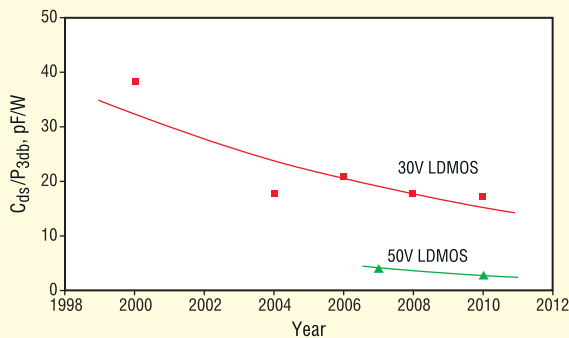


Рис. 12. Еволюція ємності зворотного зв'язку (C_{gd}) для 30- і 50-В LDMOS за умови $V_g = 0$ В і V_d , що дорівнює напрузі живлення, виміряна на частоті 1 МГц

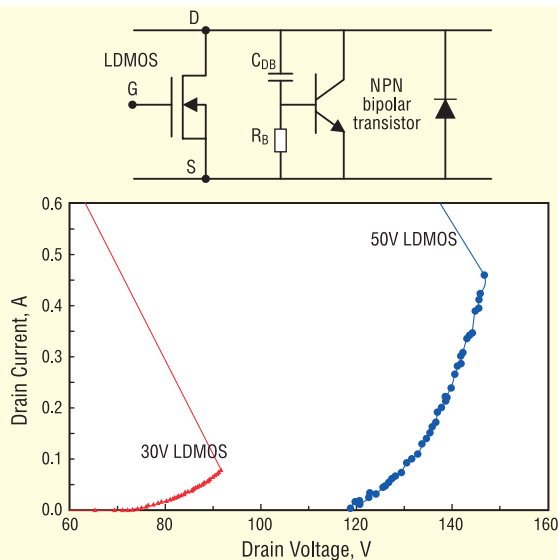


Рис. 13. Еквівалентна схема LDMOS з паразитним біполярним транзистором NPN (вгорі); TLP-криві для 30- і 50-В LDMOS (внизу) [12]

ніх 30-В LDMOS і 50-В LDMOS пристроїв зазвичай становить 14 і 29 мкОм·мм відповідно.

Витривалість та надійність

Витривалість (*ruggedness*) є найважливішим параметром надійності (*reliability*) для радіочастотних силових пристроїв, окрім традиційної деградації струму спокою та стійкості до електроміграції. Витривалість в LDMOS можна співвіднести з присутністю паразитного біполярного NPN транзистора [12–13]. Важливими параметрами транзистора для спрацювання є опір бази (*base resistance*, R_B) і ємність стік-база (*drain-to-base capacitance*, C_{DB}). Відповідна електрична схема наведена на рисунку 13 (вгорі). Діод стік-витік фіксує напругу на LDMOS-транзисторі і паразитному біполярному транзисторі та відводить надлишковий струм на підкладку. Однак при великих струмах стоку напруга на діоді перевищує напругу пробою діода, і паразитний біполярний транзистор може спрацювати.

Як інструмент для визначення характеристик запуску цього біполярного транзистора використовуються імпульсні вимірювання вольт-амперних характеристик лінії передачі (*transmission line pulse*, TLP) [12]. Вольт-амперні характеристики для 30- і 50-В LDMOS наведені на рисунку 13 (внизу). З цього рисунка видно, що 30-В LDMOS має пробій 70 В і зворотну напругу 90 В. 50-В LDMOS має пробій 120 В і зворотну напругу

150 В. Така поведінка зворотного переходу була реалізована шляхом підстроювання електричних полів в LDMOS. Введення протійного сходового екрану (рис. 4) відіграє важливу роль у покращенні зворотного ходу 50-В технології. Додатковий запас напруги між пробійною напругою і напругою зворотного переходу дозволяє пристрою витримувати великі коливання напруги на стоці, які можуть виникати в умовах неузгодженості, що робить пристрій дуже надійним.

ХАРАКТЕРИСТИКИ СИЛОВИХ ПРИЛАДІВ НА ОСНОВІ LDMOS

У цьому розділі ми описуємо характеристики силових пристроїв на основі LDMOS, тобто пристроїв з внутрішнім узгодженням з піковими рівнями потужності понад 300 Вт. Фотографія типової структури внутрішнього узгодження LDMOS показана на рисунку 14.

На основі контурів ефективної потужності ми покажемо ключові параметри для підсилювачів Доерті (*Doherty power amplifiers*, DPA). Дані про навантаження і вихідну потужність 400-ватного LDMOS-транзистора показано на рисунку 15.

Дані про ефективну потужність, представлені на рисунку 15, отримані шляхом зведення вихідного навантаження і вхідної потужності підсилювача. Вищі рівні потужності зазвичай відповідають умовам низького вихідного навантаження, тоді як нижчі рівні потужності є результатом вищого вихідного навантаження [14]. Крім того, дані, представлені на рисунку 15, вказують на те, що максимальна ефективність PA-пристрою становить 70% при вихідній потужності 200 Вт, що приблизно на 3 дБ нижче за максимальну потужність пристрою. Більше того, на рівнях потужності менше 200 Вт пристрій демонструє безперервне зниження ефективності. Причиною такої поведінки є механізми втрат, показані на рисунку 6. На вищих рівнях потужності домінуючим механізмом втрат є R_{ON} , тоді як на нижчих рівнях потужності домінує механізм R_B .

Окрім ефективності та рівня потужності LDMOS-транзистора, розташування максимуму контуру потужності, ефективності та коефіцієнта підсилення також є дуже важливим для високоєфективних концепцій, таких як DPA. На рисунку 16 показано контури ефективності, потужності та коефіцієнта підсилення 400-ватного LDMOS-пристрою у вигляді діаграми Сміта. Вхід пристрою узгоджено і забезпечено умови

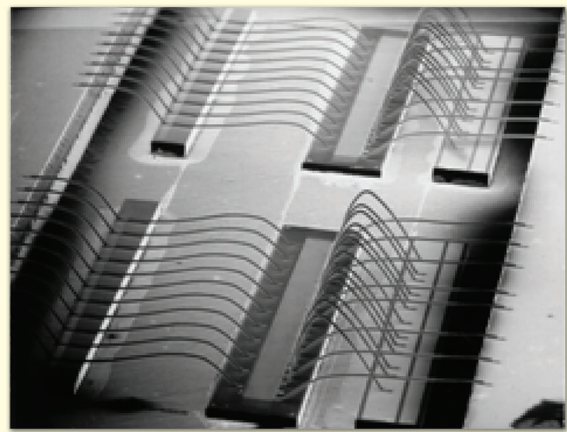


Рис. 14. Фотографія LDMOS-пристрою живлення з високодобротним узгодженням входу і виходу всередині корпусу

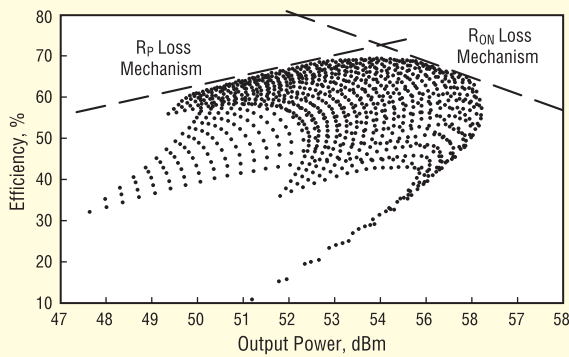


Рис. 15. Ефективність у порівнянні з вихідною потужністю ($P_{з дБ}$) для 30-В LDMOS-пристрою з піковою потужністю 400 Вт на частоті 960 МГц

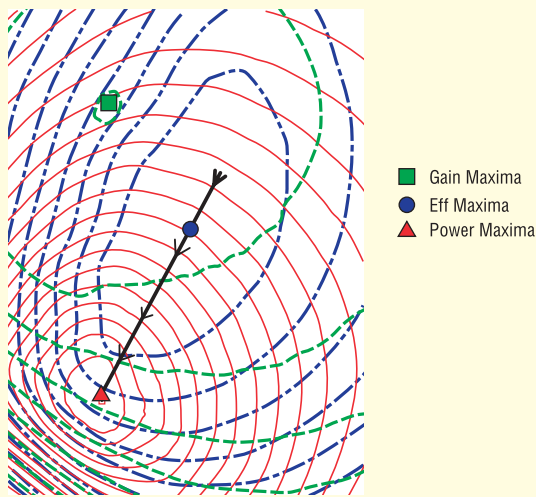


Рис. 16. Контури ККД, потужності та коефіцієнта підсилення у вигляді діаграми Сміта разом з траєкторією навантаження (позначена стрілкою) трисмугового DPA

класу АВ (шляхом замикання гармонік) при отриманні даних, представлених на рисунку 16.

В ідеальному підсилювачі точки (навантаження) з максимальною потужністю, ККД і коефіцієнтом підсилення розташовані уздовж прямої лінії, проте в реальних підсилювачах ці точки утворюють трикутник (рис. 16). Основною причиною розділення цих контурів в LDMOS-пристроях (при зміщенні класу АВ) є механізм зворотного зв'язку, наприклад, за рахунок ємності зворотного зв'язку C_{gd} і індуктивності джерела L_s [14].

РЕАЛІЗАЦІЯ LDMOS ДОЕРТИ

Робота DPA

DPA — це дуже стара концепція підвищення середньої ефективності мікрохвильового передавача. Вперше вона була запропонована в 1936 році [15] для підвищення ефективності передавачів радіомовлення в діапазоні АМ. Вона працює за принципом активної модуляції навантаження пристрою РА (основного пристрою) шляхом інжекції струму від другого пристрою РА (пікового пристрою) в загальне навантаження. В останні роки спостерігається значний прогрес у розробці методів проектування Доерти, наприклад, багатопроменеві DPA [9], [14], [16], [18], що призвело до збільшення середньої

ефективності базових станцій W-CDMA. Деталі роботи DPA наведені в [9], [14], [16], тому в цій статті ми зосередимося на впливі параметрів пристрою на ефективність роботи DPA.

DPA зазвичай використовується для підсилення модульованих сигналів з високим відношенням пікової потужності до середньої (*peak-to-average ratios, PAR*), що означає, що більшу частину часу DPA працює на рівнях потужності, які відповідають середній потужності вихідного сигналу. На цих рівнях потужності основний пристрій РА в конфігурації DPA працює один при високому навантаженні (з метою підвищення напруги на клеммах, а отже, і ККД). Таким чином, ефективність головного пристрою на рівнях резервної потужності з підвищеним навантаженням (наприклад, $2 \times R_{opt}$ для двостороннього і $3 \times R_{opt}$ для тристороннього DPA) є дуже важливою для середньої ефективності DPA.

З рисунка 15 видно, що пікова ефективність LDMOS, яка становить близько 70%, знаходиться на рівні потужності 200 Вт, тобто при 3-дБ зниженні потужності. Це робить цей пристрій корисним для використання в ролі головного пристрою у двосторонньому DPA, оскільки у двосторонньому DPA головний пристрій піддається 3-дБ зниженню, як тільки потужність повного динаміка знижується на 6 дБ.

Аналогічно, якщо пристрій використовується як основний пристрій у трисмуговій конфігурації DPA, дані навантаження-віддачі на рисунку 15 показують ефективність 65% при рівні потужності 4.7 дБ (134 Вт), що відповідає зниженню потужності всього РА на 9.6 дБ.

На додаток до ефективності, коефіцієнт підсилення радіочастотного підсилювача також дуже важливий для DPA. Коефіцієнт підсилення DPA менший за власний коефіцієнт підсилення транзистора РА і залежить від наступних трьох параметрів:

- коефіцієнта підсилення власного пристрою;
- конфігурації DPA (наприклад, дво- або трисмуговий);
- зміни коефіцієнта підсилення вздовж траєкторії навантаження DPA.

Останній параметр залежить від розташування контурних максимумів потужності, коефіцієнта підсилення та ККД пристрою, які повинні лежати вздовж траєкторії лінії навантаження основного пристрою в конфігурації DPA, як показано на рисунку 16.

З огляду на вищевикладені міркування, були зроблені зусилля для зменшення втрат LDMOS-транзисторів з метою підвищення їх ефективності, особливо в тристоронніх конфігураціях DPA [16], [18]. Крім того, значних зусиль було докладено для зменшення механізмів зворотного зв'язку в приладі, а також в корпусі для покращення характеристик підсилення приладу в конфігурації DPA. Результатом стала оптимізована технологія високоефективного потужного підсилювача, придатного для дво- і трисмугових DPA [9].

Результати 30-В LDMOS DPA

На рисунку 17 показано фотографію трисмугового DPA, розрахованого на частоту 1.8 ГГц. Цей підсилювач базується на трисмуговій концепції Доерти [18] і містить три 250-ватних LDMOS-пристрої. Верхній пристрій зміщений в класі АВ і працює як основний, а два нижніх пристрої зміщені в класі С і працюють як пікові. Потужність на вході розділяється за допомогою пасивного дільника потужності. Зсув затвора пристроїв гарантує, що тільки основний пристрій РА активний при низьких рівнях РВО (< 10 дБ), в той час як піковий 1 (середній пристрій) і піковий 2 (нижній пристрій) вмикаються при середніх (6 дБ < РВО < 10 дБ) і високих рівнях потужності,

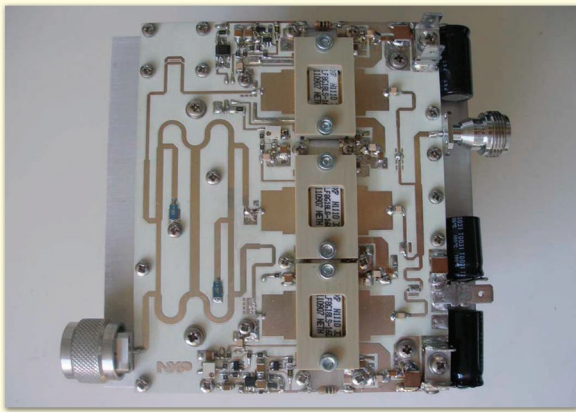


Рис. 17. Фотографія триодового DPA з піковою потужністю 700 Вт, розрахованого на частоту 1.8 ГГц

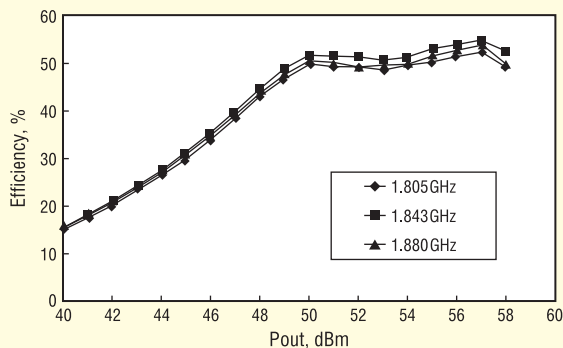


Рис. 18. Виміряна залежність ефективності від вихідної потужності триодового DPA, розрахованого на 1.8 ГГц [18]

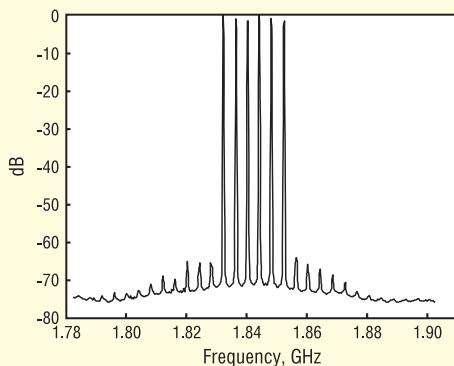


Рис. 19. Вихідний спектр тристороннього LDMOS DPA з сигналом 6C-GSM після застосування попередніх спотворень

відповідно. Вихідна потужність пристроїв об'єднується за допомогою триодового суматора.

Миттєва ефективність цього триодового LDMOS DPA показана на рисунку 18.

DPA має пікову потужність > 700 Вт і миттєву ефективність 50% при РВО 7.5 дБ. Це призводить до середньої ефективності 47% для модульованих сигналів з високим коефіцієнтом передачі, наприклад, MC-GSM і WCDMA третього покоління (3G). Спектр сигналу MC-GSM після DPD показано на рисунку 19. Ці дані отримані за допомогою налаштування Opticron DPD. Широка смуга пропускання радіочастот і відеосигналу DPA дозволяє коригувати лінійність краще, ніж -65 дБс при

Таблиця 1. Характеристики декількох 3-смугових підсилювачів потужності Доерті, призначених для різних частот. Сім DPA побудовано на 30 В LDMOS і один DPA на 50 В LDMOS

Description Peak Power, V _{supply}	f, GHz	Gain, dB	Eff. % (Pavg, W)	ACPR, dBc
800 W, 32 V [18]	0.94	16	51 (125 W)	< -63
550 W, 50 V [18]	0.94	17	49 (80 W)	< -60
630 W, 28 V [20]	0.925	17.6	45 (112 W)	< -50
700 W, 32 V [18]	1.80	16.5	47 (120 W)	< -65
630 W, 32 V [18]	2.14	15	47 (100 W)	< -60
446 W, 28 V [20]	2.14	14.3	48 (70 W)	< -55
630 W, 32 V [18]	2.65	13.5	40 (80 W)	< -58
100 W, 28 V [20]	2.60	14.35	40.9 (20 W)	< -54

середній вихідній потужності 120 Вт, з коефіцієнтом передачі сигналу 6.2 дБ і смугою пропускання сигналу 20 МГц.

Огляд характеристик різних трисмугових DPA наведено в таблиці 1. Ефективність DPA знижується з робочою частотою, але все ж таки можна досягти середньої ефективності, близької до 50% до 2 ГГц і 40% на 2.7 ГГц. DPA на основі 50-В LDMOS також наведено в таблиці 1, де показано порівняльну продуктивність на частоті 1 ГГц.

Результати тестування 50-В LDMOS Доерті

50-В LDMOS-технологія забезпечує більші коливання радіочастотної напруги на виході PA-пристроїв, що призводить до збільшення питомої потужності та вищих значень необхідного вихідного навантаження. Цей високий імпеданс навантаження призводить до зниження добротності (Q) вихідної мережі узгодження, тим самим зменшуючи втрати і значно збільшуючи fractional bandwidth вихідного узгодження [17]. Крім того, 50-В LDMOS-технологія дозволяє створити компактну мережу узгодження виходу, а отже, отримати більшу щільність потужності, що призводить до зменшення габаритів пристрою. На рисунку 20 показано частотну характеристику широкосмугового 800–960-МГц 400-ватного LDMOS DPA.

Коефіцієнт підсилення зазвичай становить 20 дБ, а ефективність при 8-дБ відступі, необхідному для сигналів DVB і MC-GSM, становить 37–42% по всій смузі, що на 10% краще порівняно з роботою в класі AB.

LDMOS У ЗАСТОСУВАННІ В S-ДІАПАЗОНІ

Еволюція LDMOS призвела не тільки до розширення можливостей LDMOS до вищих рівнів потужності, але також відкрила можливості для LDMOS в діапазоні частот 3–4 ГГц. Типовими застосуваннями для цих частот є радари S-діапазону та базові станції WiMAX і LTE. Як приклад, ми показуємо 40-ватний радіолокаційний пристрій S-діапазону для метеорологічної радіолокації на 2.7–3.3 ГГц на рисунку 21. Високий власний коефіцієнт підсилення і низька вихідна ємність сучасної LDMOS-технології дозволяє проектувати пристрої з коефіцієнтом підсилення 13 дБ у всьому діапазоні (2.7–3.3 ГГц) з ефективністю понад 50%.

ВИСНОВОК

Ми надали SEM перерізи приладів, виготовлених за сучасною 30- та 50-В LDMOS-технологією, що демонструють спеціальну конструкцію затвора та сходову конструкцію екрана. Представлено власні характеристики приладу для

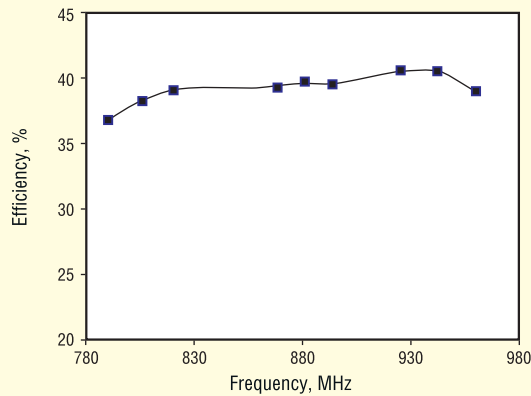


Рис. 20. Виміряна ефективність при 8-дБ зворотному зв'язку широкопasmового 50-В LDMOS двостороннього DPA]

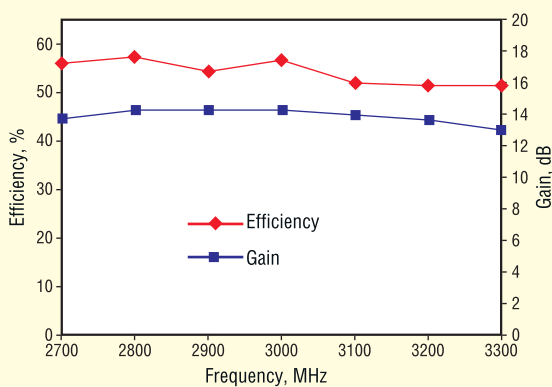


Рис. 21. Ефективність і коефіцієнт підсилення S-діапазону при вихідній потужності 40 Вт, виготовленого за технологією 30-В LDMOS

діапазону частот 1–4 ГГц та обговорено ключові параметри приладу. Крім того, показано характеристики силових пристроїв і декількох трикаскадних підсилювачів Доерті. Середній коефіцієнт корисної дії, близький до 50%, може бути досягнутий за допомогою триходових LDMOS-підсилювачів Доерті на частоті 2 ГГц у поєднанні з високим коефіцієнтом підсилення і низьким співвідношенням потужностей сусідніх каналів (*adjacent channel power ratio, ACPR*) після попереднього спотворення. LDMOS також підходить для широкопasmових високоефективних підсилювачів Доерті, як показано на прикладі 50-В LDMOS DPA. Нарешті, був представлений LDMOS-підсилювач для метеорологічного радара S-діапазону з коефіцієнтом підсилення 13 дБ і ефективністю понад 50%. Нові ідеї, пов'язані з технологією пристроїв і електромагнетизмом, застосовуються до технології LDMOS, щоб відкрити ще більш досконалі концепції, такі як N-ходові DPA і підсилювачі з перемиканням режимів.

Додаткову інформацію щодо продукції компанії Ampleon можна отримати у офіційного дистриб'ютора в Україні — ТОВ «Мастек Електронікс ЛТД»:
03124, м. Київ, пров. Ю. Матушка, 3, оф. 307,
тел./факс: (044) 451-60-80, (067) 919-51-15,
(098) 451-60-80,
office@mastek.com.ua, info@mastek.com.ua,
alexandr@mastek.com.ua,
www.mastek.com.ua

Література:

1. A. Wood, C. Dragon, W. Burger. High Performance Silicon LDMOS Technology for 2 GHz RF Power Amplifier Applications. *International Electron Device Meeting IEDM*, 1996, pp. 87–90.
2. H.F.F. Jos. Novel LDMOS Structure for 2 GHz High Power Basestation Application. *European Microwave Conference*, 1998, pp. 739–744.
3. H. Brech, W. Brakensiek, D. Burdeaux, W. Burger, C. Dragon, G. Formicone, B. Pryor, D. Rice. Record efficiency and gain at 2.1 GHz of high power RF transistors for cellular and 3G Base stations. *IEDM tech. Dig.*, 2003.
4. F. van Rijs, S.J.C.H. Theeuwen. Efficiency improvement of LDMOS transistors for base stations: towards the theoretical limit. *International Electron Device Meeting IEDM*, 2006, pp. 205–208.
5. D. Vye, L. Pelletier, S. Theeuwen, D. Aichele, R. Crampton, Ray Pengelly, Brian Battaglia. *The New Power Brokers: High Voltage RF Devices*. Cover story *Microwave Journal* June, 2009, pp. 22–40.
6. K. Werner, S. Theeuwen. RF driven plasma lighting — the next revolution in light sources are powered by solid state RF technology. *Microwave Journal, Technical Feature* December, 2010, pp. 68–74.
7. F. van Rijs. Status and trends of silicon LDMOS base station PA technologies to go beyond 2.5 GHz applications. *Radio Wireless Symposium*, 2008, pp. 69–72.
8. S.J.C.H. Theeuwen, H. Mollee. S-band Radar LDMOS transistors. *Proceedings of the 4th European Microwave Integrated Circuits Conference, EuMIC04-1*, 2009, pp. 53–56.
9. J. Gajadharsing. Recent advances in Doherty amplifiers for wireless infrastructure. *IEEE MTT-S International Microwave Symposium Workshop WSC*, 2009.
10. S.J.C.H. Theeuwen, W.J.A.M. Sneijers, J.G.E. Klappe, J.A.M. de Boet. High Voltage RF LDMOS Technology for Broadcast Applications. *Proceedings of the 3rd European Microwave Integrated Circuits Conference, EuMIC02-2*, 2008, pp. 24–27.
11. P. Piel, W. Burger, D. Burdeaux, W. Brakensiek. 50VRFLDMOS: An ideal RF Power Technology for ISM, Broadcast, and Radar Applications. *Freescall White Paper*.
12. S.J.C.H. Theeuwen, J.A.M. de Boet, V.J. Bloem, W.J.A.M. Sneijers. LDMOS ruggedness reliability. *Microw. J.*, vol. 5, pp. 96–104, Apr. 2009.
13. D. C. Burdeaux and W. R. Burger. Intrinsic reliability of RF power LDMOS FETs. in *IRPS11*, 2011, pp. 435–443.
14. S. C. Cripps. *A RF Power Amplifier for Wireless Communications*, 2nd ed. Boston, MA: Artech House, 2006, ch. 2.
15. W. H. Doherty. A new high efficiency amplifier for modulated waves. *Proc. IRE*, vol. 25, no. 9, pp. 1163–1182, Sep. 1936.
16. W. C. Neo, J. H. Qureshi, M. J. Pelk, J. R. Gajadharsing, L. C. N. deVreede. A mixed-signal approach towards linear and efficient N-way Doherty. *IEEE Trans. Microw. Theory Tech.*, vol. 55, no. 5, pp. 866–879, May 2007.
17. D. M. Pozar, *Microwave Engineering*, 3rd ed. New York: Wiley, 2005.
18. J. Gajadharsing. Recent advanced in Doherty amplifiers. Presented at the *IEEE MTT-S Int. Microw. Symp. Workshop*, 2011, WS134.
19. 24/7 RF. NXP, *Reference Book for High performance RF Products*, May 2016. [Online]. Available: www.ampleon.com/24-7rf.
20. FSL Q2 2010 product and technology updates. *Freescall Semiconductor*, Austin, TX, 2011.