

# Основи роботи з I<sup>3</sup>C Communication

Роберт Перкель (Robert Perkel), Microchip

Переклад та редагування: Нікіта Єзерський, PhD, старший викладач кафедри ПРЕ, РТФ, КПІ ім. Ігоря Сікорського

## У цій статті розглядаються переваги протоколу I<sup>3</sup>C у порівнянні з I<sup>2</sup>C, а також його основні особливості та функції.

I<sup>3</sup>C® — це новий протокол послідовного зв'язку для вбудованих систем, який пропонує значно вищу пропускну здатність даних і більш розширені функції, ніж I<sup>2</sup>C. За допомогою I<sup>3</sup>C інженери та розробники можуть підвищити продуктивність своїх розробок, а також додати їм нові можливості, такі як гаряче підключення (*Hot-Join*), внутрішні системні переривання, що формуються пристроями, підключеними до цієї шини (без зовнішніх сигналів переривань) (*In-Band Interrupts, IBI*) та режим високої швидкості передачі даних (*High Data Rate, HDR*). Окрім того, I<sup>3</sup>C є зворотно сумісним і може взаємодіяти зі застарілими пристроями I<sup>2</sup>C.

## ВІДМІННОСТІ МІЖ I<sup>2</sup>C ТА I<sup>3</sup>C

У таблиці 1 узагальнено відмінності між I<sup>2</sup>C та I<sup>3</sup>C. Розглянемо деякі з них більш детально.

### Швидкість шини

Найбільш помітною різницею між I<sup>2</sup>C та I<sup>3</sup>C є значення тактової частоти. Частота шини I<sup>2</sup>C зазвичай дорівнює 100 кГц, 400 кГц або 1 МГц, тоді як частота шини I<sup>3</sup>C може досягати значення до 12.5 МГц. Одним з основних факторів такого збільшення є використання двотактних виходів (*Push-Pull*) в I<sup>3</sup>C. Пристрої I<sup>3</sup>C перемикаються між станами *Open-Drain* та *Push-Pull* залежно від стану шини. *Open-Drain* використовується під час початкової адресації або арбітражу, коли кілька цільових пристроїв можуть контролювати лінію одночасно. На відміну від цього, *Push-Pull* використовується, коли зв'язок є одностороннім, і немає шансів, що інший пристрій буде передавати дані в той самий час.

### Електричні характеристики

На відміну від I<sup>2</sup>C, I<sup>3</sup>C не вимагає зовнішніх підтягувальних резисторів, так як їх забезпечує головний контролер на шині. I<sup>2</sup>C має широкий робочий діапазон напруг, найбільш поширеними є 3.3 В і 5 В. I<sup>3</sup>C має три номінальні рівні — 1.2 В, 1.8 В і 3.3 В, але дозволені й інші робочі діапазони.

### Адресація пристроїв

I<sup>2</sup>C підтримує 7-бітну та 10-бітну адресацію цільових пристроїв. I<sup>3</sup>C підтримує лише 7-бітну адресацію. Однак I<sup>3</sup>C використовує динамічну адресацію, коли активний контролер призначає кожному цільовому пристрою унікальну адресу для запобігання конфлікту адрес. Це контрастує з I<sup>2</sup>C, де розробники повинні відстежувати поточні адреси, що використовуються в даний момент, щоб запобігти спільному використанню двома пристроями однієї і тієї

ж адреси. Динамічна адресація цільових пристроїв відбувається під час ініціалізації шини.

### In-Band Interrupts та Hot-Join

У I<sup>2</sup>C немає механізму, за допомогою якого цільовий пристрій міг би повідомити контролеру про готовність даних без використання додаткової лінії вводу/виводу. Але в I<sup>3</sup>C цільові пристрої можуть подавати сигнал про переривання за допомогою ліній SDA і SCL, що робить його справжнім двопробідним протоколом. Аналогічно, цей тип сигналів також використовується для реалізації функції гарячого підключення в I<sup>3</sup>C, щоб пристрої могли приєднуватися до шини після початкового призначення адреси.

### Активні та вторинні контролери

I<sup>2</sup>C підтримує шини з декількома контролерами, де кілька пристроїв працюють як контролери, але лише один активно взаємодіє з шиною одночасно. Однак в I<sup>3</sup>C активним контролером може бути тільки один пристрій. Інші сумісні пристрої можуть надіслати

Таблиця 1. Короткий опис відмінностей I<sup>3</sup>C від I<sup>2</sup>C

Параметри	Inter-Integrated Circuit (I <sup>2</sup> C)	Improved Inter-Integrated Circuit (I <sup>3</sup> C)
Швидкість шини (Bus Speed)	100 кГц/400 кГц/1 МГц	До 12.5 МГц
Підтягувальні резистори	Зовнішні	Вбудовані
Сигналізація	Open-Drain	Push-Pull і Open-Drain
Діапазон напруги	Змінний (поширені 3.3 В і 5 В)	1.2 В, 1.8 В і 3.3 В <sup>1</sup>
Адресація	Статична 7-біт / 10-біт	Динамічна 7-біт
Переривання (Interrupts)	Зовнішні I/O	In-Band
Гаряче підключення	Hi	Так
Кількість дозволених активних контролерів	1+	1
9-й біт даних	ACK / NACK	Перехідний біт
Синхронізація тактової частоти (Clock stretching)	Так	Hi <sup>2</sup>
Загальні коди команд	Hi	Так
Режими високошвидкісної передачі даних	Hi	Опціонально <sup>3</sup>

#### Примітки:

<sup>1</sup> Номінальні значення. Інші значення не заборонені.

<sup>2</sup> Розтягування тактового сигналу може виконуватися активним контролером (не цільовим пристроєм) з обмеженнями щодо часу та стану шини.

<sup>3</sup> HDR не потрібний для базового зв'язку I<sup>3</sup>C. Шини I<sup>3</sup>C підтримують зв'язок HDR навіть коли підключені пристрої, які не підтримують HDR.

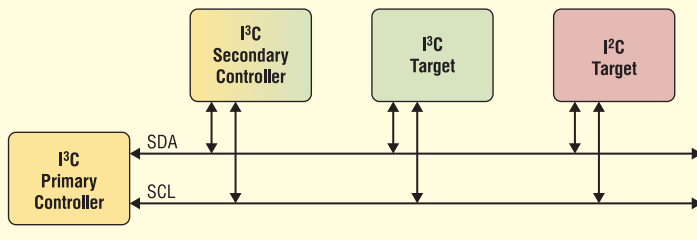


Рис. 1. Приклад можливої шини I<sup>2</sup>C

запит, щоб стати активним контролером на шині. Такий пристрій називається вторинним контролером. Коли вторинний контролер не діє як активний контролер, він функціонує як цільовий пристрій I<sup>2</sup>C.

### Підтримка I<sup>2</sup>C

I<sup>2</sup>C підтримує зв'язок з цільовими пристроями I<sup>2</sup>C. Для того, щоб зв'язок був можливим, цільові пристрої I<sup>2</sup>C повинні:

- мати 7-бітну адресу;
- не робити Clock stretching.

Також дуже рекомендується, щоб цільовий пристрій I<sup>2</sup>C містив на своїх входах фільтри 50 нс. Якщо ці вимоги виконуються, тоді I<sup>2</sup>C-пристрої сумісний з шиною I<sup>2</sup>C. Крім того, деякі пристрої I<sup>2</sup>C можуть працювати як цільові пристрої I<sup>2</sup>C, доки їм не буде призначено динамічну адресу. Працюючи в режимі I<sup>2</sup>C, пристрій I<sup>2</sup>C має статичну адресу для зв'язку. Ця статична адреса не обов'язково збігається з динамічною, але за бажанням їй можна призначити таке ж значення. Приклад можливої конфігурації шини I<sup>2</sup>C наведено на рисунку 1.

### ОСНОВИ КОМУНІКАЦІЇ I<sup>2</sup>C

Перш ніж будь-який зв'язок може початися по шині I<sup>2</sup>C (рис. 2), шина повинна бути налаштована і має присвоїти цільовим об'єктам динамічні адреси.

Потім починається комунікація, як у I<sup>2</sup>C. Генерується умова START, потім надсилається 7-бітна динамічна адреса з бітом R/nW, за яким слідує ACK або NACK від цільового пристрою. Далі I<sup>2</sup>C використовує 9-бітні послідовні передачі, як і I<sup>2</sup>C, але функція 9-го біта була змінена з ACK/NACK на біт переходу або T-біт. T-біт виконує дві функції — коли контролер записує дані в цільовий пристрій, T-біт є бітом непарної перевірки (*Odd-Parity*) переданого байта даних. Коли контролер зчитує дані з шини, T-біт використовується як прапорець кінця даних (*End-of-Data*). Цей прапорець може бути підтверджений або контролером, щоб сигналізувати про завершення зчитування даних, або цільовим пристроєм, щоб сигналізувати, що у нього більше немає даних для повернення. Щоб завершити передачу даних, контролер генерує умову STOP або RESTART на шині. Зверніть увагу, що якщо використовується RESTART, заголовок передається в режимі Push-Pull, оскільки в цьому випадку арбітраж не потрібний.

Важливою зміною в I<sup>2</sup>C є відсутність Clock stretching. I<sup>2</sup>C використовує Clock stretching, щоб дати цільовим пристроям більше часу на обробку, перш ніж повертати дані. У I<sup>2</sup>C тактова частота генерується лише активним контролером (у режимі *Single Data Rate (SDR)*). Тому Clock stretching

може бути виконане контролером лише за обмежених обставин.

Однак цільовий пристрій може вказувати обмеження швидкості під час процесу ініціалізації шини, щоб вказати максимальну робочу частоту, час виконання зчитування та запису, а також інші параметри синхронізації.

### ЗАГАЛЬНІ КОДИ КОМАНД

Загальні коди команд (*Common Command Codes, CCC*) є новою концепцією в I<sup>2</sup>C. Вони використовуються активним контролером для ініціалізації та/або налаштування шини I<sup>2</sup>C. CCC можуть бути передані до кожного цільового пристрою, або можуть бути спрямовані на конкретний цільовий пристрій окремо.

Щоб надіслати CCC, спочатку надішліть адресу 7'h7E/W. Усі пристрої I<sup>2</sup>C повинні підтверджувати та очікувати цю адресу. Пристрої I<sup>2</sup>C не можуть відповідати по цій адресі, оскільки 7'h7E зарезервовано відповідно до специфікації I<sup>2</sup>C. Далі надішліть код CCC. Якщо ви записуєте дані в цільовий пристрій, продовжуйте надсилати дані до їх завершення. Для CCC, які зчитують дані, надішліть необхідні параметри, виконайте RESTART та почніть зчитування даних.

Нижче наведено добірку важливих CCC:

- Введення динамічного призначення адреси (*Enter Dynamic Address Assignment, ENTDA*). Сповіщає всі пристрої про те, що активний контролер призначає динамічні адреси. Якщо пристрою вже призначено адресу, він виконає цю команду.
- Встановлення нового динамічного призначення адреси (*Set New Dynamic Address Assignment, SETNEWDA*). Використовується для зміни динамічної адреси пристрою.

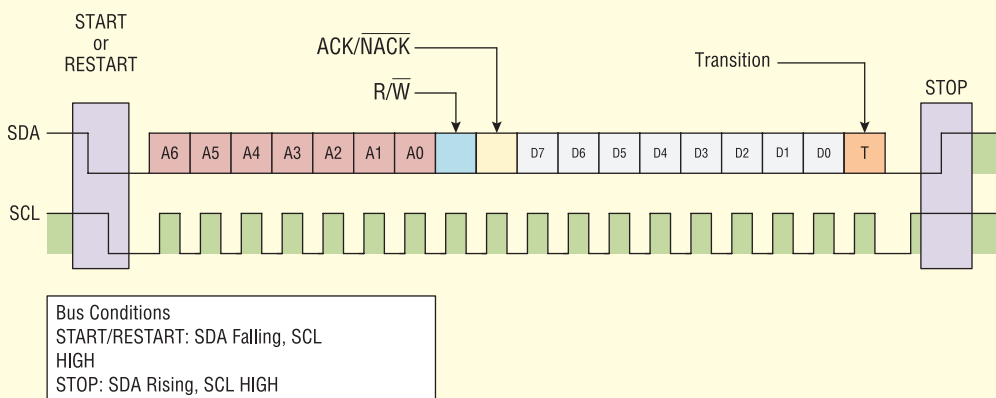


Рис. 2. Спрощена схема передачі даних в I<sup>2</sup>C (показана з 1 байтом даних)

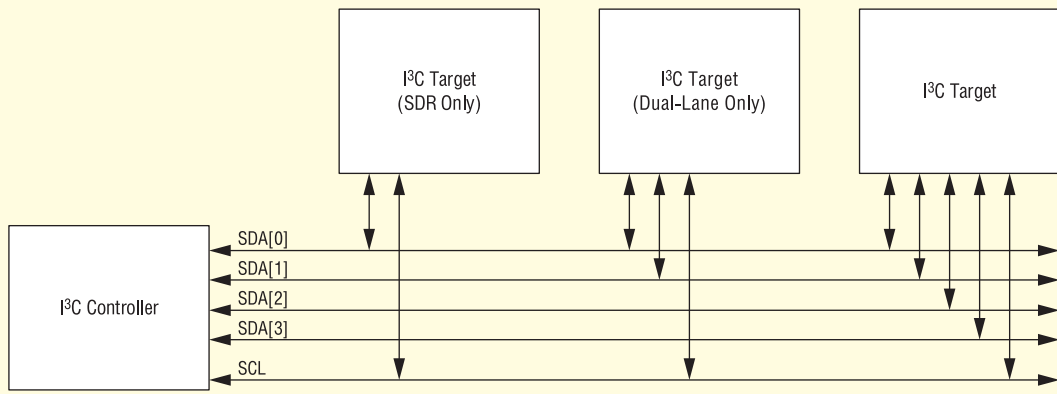


Рис. 3. Приклад змішаної шини I<sup>2</sup>C з підтримкою HDR-BT

- Увімкнення події (*ENEC*)/вимкнення події (*DISEC*). Увімкнення або вимкнення команд подій показує, чи дозволені наразі на шині такі події, як «Hot Join» чи «In-band interrupt».
- Скидання динамічного призначення адрес (*Reset Dynamic Address Assignment, RSTDAA*). Скидає поточну призначену адресу, але не перепризначає її. У версії 1.1 специфікації I<sup>2</sup>C пряма форма скидання динамічної адреси визнана застарілою.
- Встановити максимальну довжину зчитування (*Set Max Read Length, SETMRL*)/Отримати максимальну довжину зчитування (*Get Max Read Length, GETMRL*). Визначає максимальну кількість байтів, які можна прочитати за один раз.
- Встановити максимальну довжину запису (*Set Max Write Length, SETMWL*)/Отримати максимальну довжину запису (*Get Max Write Length, GETMWL*). Встановлює максимальну кількість байтів, які можна прочитати або записати за один раз.
- Отримати реєстр характеристик пристрою (*Get Device Characteristics Register, GETDCR*). Реєстр характеристик пристрою або DCR — це реєстр, який визначає, до якого типу пристрою належить цільовий. Прикладом цього може бути код 0xC6, код для мікроконтролера. Специфікація I<sup>2</sup>C визначає значення DCR. Список цих кодів можна знайти в *MIPI Alliance*. Отримати реєстр характеристик шини (*Get Bus Characteristics Register, GETBCR*). Реєстр характеристик шини, або BCR, — це реєстр, який визначає, які можливості I<sup>2</sup>C присутні на цільовому пристрої. Цей реєстр також використовується для визначення того, чи діє обмеження швидкості для цільового пристрою.
- Цільова дія скидання (*Target Reset Action, RSTACT*). Команда «Скидання пристрою» визначає, що відбувається з цільовими пристроями в разі виявлення in-band reset pattern. Щоб згенерувати скидання, SDA утримується на низькому рівні, а SCL тактується 14 разів, після чого виконується RESTART, а потім STOP. Пристрої виявляють in-band reset pattern та діють відповідно до того, що їм було призначено. Цей CCC не ініціює скидання, але призначає цільову поведінку. Якщо не скинути налаштування після цієї команди, наступна умова START очистить призначену дію.
- Вхід у режим високої швидкості передачі даних (*Enter High Data Rate Mode, ENTHDRx*). Цей CCC вказує на те, що активний контролер входить в один із 4-х режимів HDR (0, 1, 2 або 3).

### РЕЖИМИ ВИСОКОЇ ШВИДКОСТІ ПЕРЕДАЧІ ДАНИХ

Існує чотири режими високої швидкості передачі даних, визначені специфікацією I<sup>2</sup>C.

- HDR Double Data Rate (HDR-DDR) (Mode 0);
- HDR Ternary Symbol Pure-bus (HDR-TSP) (Mode 1);
- HDR Ternary Symbol Legacy-inclusive-bus (HDR-TSL) (Mode 2)
- HDR Bulk Transport (HDR-BT) (Mode 3).

У режимі HDR тактова частота не змінюється, але змінюється спосіб кодування даних. HDR не потрібний для базового зв'язку I<sup>2</sup>C. Пристрої, які не підтримують HDR, ігнорують зв'язок, доки не виявлять шаблон виходу з HDR.

### HDR-DDR

HDR-DDR — це режим, який використовує обидва фронти тактового сигналу для передачі даних. Це значно збільшує швидкість передачі даних по шині (але не подвоює її через зайві накладні витрати в протоколі).

### HDR-TSP та HDR-TSL

У HDR-TSP і HDR-TSL дані передаються тернарно, з трьома визначеними символами, створеними з ліній SDA і SCL. Згідно специфікації символи визначаються наступним чином:

- змінюється лише SCL;
- змінюється тільки SDA;
- зміни як SCL, так і SDA.

Вибір між HDR-TSP і HDR-TSL ґрунтується за наявності цільового пристрою I<sup>2</sup>C. HDR-TSP можна використовувати лише за наявності пристроїв I<sup>2</sup>C, тоді як HDR-TSL використовується за наявності застарілих пристроїв I<sup>2</sup>C.

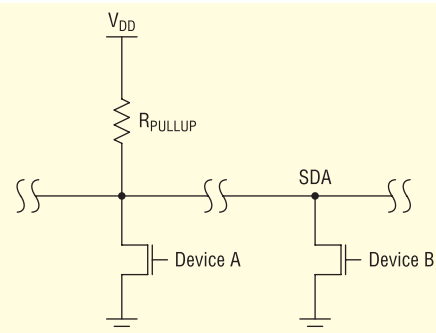


Рис. 4. Спрощений вигляд лінії SDA (підтягувальний резистор вбудований в головний контролер)

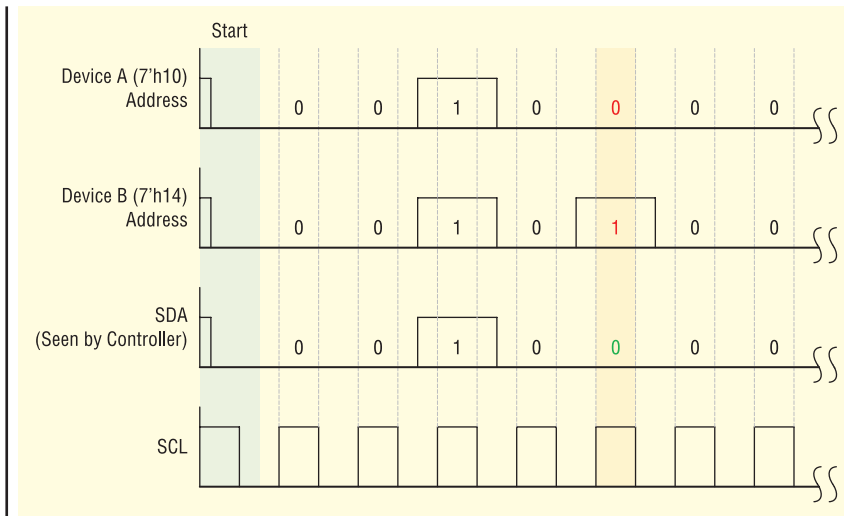


Рис. 5. Приклад арбітражу I<sup>2</sup>C з адресами 7'h10 та 7'h14

### HDR-BT

HDR-BT дає змогу одночасно використовувати кілька ліній передачі даних для більшої паралельності. Для сумісності зв'язку з єдиною швидкістю передачі даних (SDR) використовується лише найменш значущий біт (LSB) лінії SDA. HDR-BT підтримує конфігурації з двома та чотирма лініями. На рисунку 3 показано один із прикладів такої конфігурації.

### IBI ТА АДРЕСНИЙ АРБІТРАЖ

На відміну від I<sup>2</sup>C, цільові пристрої можуть генерувати умову запуску (START) для IBI, коли шина простоє (або вільна). Це відбувається, якщо протягом певного періоду часу не відбувається жодної передачі даних. Коли активний контролер визначає умову запуску (START) від цільового пристрою, він подає тактовий сигнал для завершення передачі даних. Якщо два цільових пристрої спробують спілкуватися одночасно, відбудеться звернення до арбітражу.

Адресний арбітраж (*Address Arbitration*) — це процес визначення того, якому пристрою дозволено спілкуватися з контролером. Наприклад, припустимо, що два пристрої, A і B, хотіли б одночасно спілкуватися з активним контролером. Пристрій A має адресу 7'h10, а пристрій B має адресу 7'h14. Коли генерується IBI, обидва пристрої спробують передати свою адресу активному контролеру. У цьому стані шини лінія даних є Open-Drain. При зв'язку Open-Drain, лінія пасивно повертається в стан логічної «1» через підтягувальний резистор і може бути

активно переведена в стан логічного «0». Це запобігає короткому замиканню з двох пристроїв, що передають 1 і 0 одночасно (рис. 4).

Адреса, що перемагає в арбітражі — це та, яку отримує контролер. Згідно з рисунком 5, спочатку передаються два нулі з кожної адреси пристрою. Далі обидва звільняють рядок даних для «1» у своїй адресі. Тоді інший логічний «0» буде передано обома пристроями. На цьому етапі жоден з пристроїв ще не виграв арбітраж, оскільки отримана адреса збігається з обома на даний момент. Але, з цим наступним бітом, один з цільових пристроїв звільнить рядок даних, щоб надіслати «1», тоді як інший спробує надіслати логічний «0». Той, хто намагається передати «1» програє арбітраж, тому що «1» пасивно керується конфігурацією Open-Drain, в той час як інший цільовий пристрій активно переводиться в стан логічного «0». Завершивши решту послідовності передачі, можна побачити, що контролер отримав адресу 7'h10, а не 7'h14. Таким чином, пристрій B програє арбітраж і припинив зв'язок. В арбітражі I<sup>2</sup>C пристрій з вищою адресою завжди програє і поступається пристрою з нижчою адресою.

### ВИСНОВОК

I<sup>2</sup>C пропонує значне збільшення пропускну здатності послідовної шини, а також безліч нових функцій. У цій статті ми торкнулися особливостей і функцій шини вищого рівня, але це не є вичерпним переліком її можливостей і команд. Специфікація I<sup>2</sup>C доступна в [MIPI Alliance](#).

### НОВЕ СІМЕЙСТВО 16-СМУГОВИХ КОМУТАТОРІВ SWITCHTEC™ PCIe® GEN 4.0

Ефективне керування високошвидкісною передачею даних і безперебійний зв'язок між декількома пристроями або підсистемами мають вирішальне значення в автомобільній, промисловій галузях і центрах обробки даних, що робить комутатори PCIe® незамінним рішенням. Вони забезпечують масштабованість, надійність і низьку затримку з'єднання, що має вирішальне значення для роботи з високими робочими навантаженнями сучасних високопродуктивних обчислювальних систем (High-Performance Computing, HPC). Компанія **Microchip Technology** оголосила про доступність зразків нового сімейства PCI100x комутаторів Switchtec™ PCIe Gen 4.0 у варіантах для підтримки пакетної комутації та багатохостових застосунків.

PCI1005 — це пакетний комутатор, який розширює один хост-порт PCIe до шести кінцевих точок. Пристрій PCI1003 забезпечує підключення декількох хостів за допомогою технології непрозорого моста (Non-Transparent Bridging, NTB) і повністю конфігурується для підтримки від 4 до 8 портів. Всі пристрої сумісні зі специфікацією PCI-SIG Gen5 і працюють на швидкості до 16 Гбіт/с. В усіх варіантах підтримується високошвидкісний прямий доступ до пам'яті (DMA). Передові технології Switchtec містять автоматичне повідомлення про помилки (Automatic Error Reporting, AER), обмеження портів (Downstream Port Containment, DPC) і синтез таймаутів завершення роботи (Completion Timeout Synthesis, CTS). Пристрої PCI100x доступні в широкому температурному діапазоні, включаючи комерційні (від 0 до +70 °C), промислові (від -40 до +85 °C) та автомобільні (від -40 до +105 °C) номінальні температури навколишнього середовища.

Широкий асортимент комутаторів PCIe компанії Microchip забезпечує високу продуктивність, низьке енергоспоживання та надійні рішення для таких застосунків, як центри обробки даних, сервери з графічними процесорами, твердотільні накопичувачі та вбудовані обчислювальні системи. Асортимент також включає контролери Flashtec® NVMe® і накопичувачі NVRAM, Ethernet PHY і комутатори, рішення для синхронізації, а також ПЛІС і SoC на базі флеш-пам'яті.

[www.microchip.com](http://www.microchip.com)